

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-006733

(43)Date of publication of application : 14.01.1994

(51)Int.Cl.

H04N 5/66
H04N 5/202

(21)Application number : 04-162741

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 22.06.1992

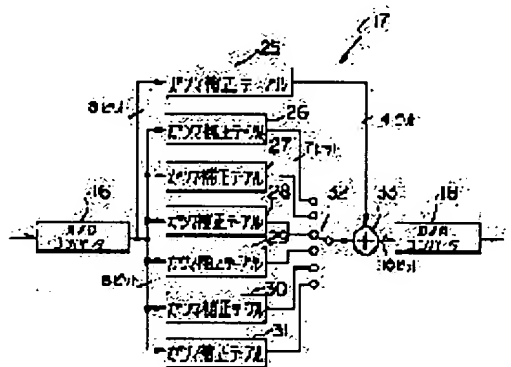
(72)Inventor : SAKAMOTO TSUTOMU

(54) IMAGE DISPLAY DEVICE

(57)Abstract:

PURPOSE: To reduce the capacity and cost of a gamma(γ) compensating circuit.

CONSTITUTION: A γ compensation table 25 converts an 8-bit video signal into a 4-bit upper compensation value and applies the value to an adder 33. Each of plural γ compensation tables 26 to 31 converts the 8-bit video signal into a 7-bit lower compensation value and applies the converted value to the adder 33 through a switch 32. The adder 33 constitutes upper 4 bits out of a 10-bit output by the most significant bits of the upper and lower compensation values and constitutes lower 6 bits out of the 10-bit output by the 1st to 6th bits of the lower compensation value. The switch 32 is controlled by the temperature of a liquid crystal panel to select one output from any one of tables 26 to 31. Since the video signal is divided into an upper compensation value and a lower compensation value, the number of bits can be reduced and the capacity of the γ compensation tables can be reduced.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to the suitable graphic display device for liquid crystal display equipment especially about a graphic display device.

[0002]

[Description of the Prior Art] The drive property that the Braun tube adopted as a television receiver etc. shows the relation between a drive electrical potential difference and anode current changes exponentially. If both logarithm is taken, the straight line which has a predetermined inclination (gamma) can show a drive property. In current and television broadcasting, the television camera system of a transmitting side amends the brightness property (gamma property) which is not the linear of such the Braun tube. However, in current television broadcasting, it is not taking into consideration using a liquid crystal panel as a display of a receiving side. The liquid crystal panel has a different electrical-potential-difference-brightness property (henceforth a V-T property) from the Braun tube. Therefore, in a liquid crystal television receiver, while amending this V-T property, there is the need (both amendments are hereafter called gamma correction collectively) of reverse-amending amendment of the gamma property by the television camera system of a transmitting side.

[0003] Drawing 6 is the block diagram showing the gamma correction circuit adopted as the conventional graphic display device which used such a liquid crystal panel.

[0004] The gamma correction circuit 1 is constituted by six gamma correction tables 2 which consisted of ROMs thru/or 7. A/D converter 8 changes the inputted video signal into a 8-bit digital signal, and gives it to the gamma correction circuit 1 as each gamma correction table 2 thru/or the address of 7. The gamma correction table 2 thru/or 7 store the gamma correction value suitable for each temperature of the liquid crystal panel which is not illustrated, and with a 8-bit video signal, the address is specified and it outputs the amendment output of 10 bits through a switch 9. D/A converter 10 changes and outputs the digital video signal from a switch 9 to an analog video signal. After the level shift of the output of D/A converter 10 is carried out suitably, it is amplified, polarity reversals are carried out, and it is given to a liquid crystal panel. Thus, the video signal with which reverse amendment to the amendment to the V-T property of a liquid crystal panel and amendment of a transmitting side was performed was given to the liquid crystal panel, and repeatability with good brightness has been acquired.

[0005] By the way, generally the property (V-T property) of permeability of as opposed to applied voltage in a twist pneumatic liquid crystal will change with service temperature remarkably. Since a liquid crystal panel is not a spontaneous light type display, in order to form high brightness, with back lights, such as a fluorescent lamp, incidence of the light is carried out from a tooth back, and the amount of transmitted lights is usually increased. Moreover, in not seeing the display of a liquid crystal panel directly but using as a light valve of a projection mold, it is carrying out incidence of the 100,000 luxs powerful beam of light hundreds of thousands thru/or more than 100 using the discharge tube etc. Therefore, a temperature change is comparatively large, even if the temperature of a liquid crystal panel rises remarkably by such light and it controls a temperature rise by air cooling or liquid cooling.

[0006] Drawing 7 is a graph by which takes applied voltage, takes the permeability of liquid crystal along an axis of ordinate, and the V-T property of the liquid crystal panel for every temperature is shown on an axis of abscissa. Among drawing, a property A shows a property when the temperature of a liquid crystal panel is comparatively high, a property B has temperature lower than a property A, and, as for the property C, the property when temperature is low is shown from the property B.

[0007] Since it will become easy to move a liquid crystal molecule if temperature generally rises, as liquid crystal shows the property A of drawing 7, an operating voltage property needs high applied voltage, when it shifts to a low-battery side and temperature descends conversely. And as it is not only shifts a characteristic curve, but is shown in drawing 7 according to service temperature, the property curve itself changes. Therefore, a good gamma correction cannot be obtained only by changing the operating point of liquid crystal according to temperature, but the amendment curve suitable for the property curve in each temperature as shown in drawing 9 is needed.

[0008] Then, in order to perform the optimal gamma correction, in the circuit of drawing 6, two or more gamma correction tables 2 thru/or 7 are prepared, and an amendment property is switched according to the temperature of a liquid crystal panel. That is, a temperature sensor detects the temperature of a liquid crystal panel, the switch 9 of drawing 6 is controlled based on a detection result, and a gap or one gamma correction table is chosen. As mentioned above, the gamma correction table 2 thru/or 7 store the gamma correction value suitable for each temperature of a liquid crystal panel, and the optimal gamma correction output according to service temperature is outputted by controlling a switch 9 by the temperature detection result. In this way, an electrical-potential-difference permeability property peculiar to a liquid crystal panel is amended proper, the 2.2 same square law characteristics as CRT are obtained, and a display is performed by natural gradation expression.

[0009] Drawing 8 is an explanatory view for explaining the capacity of a gamma correction table.

[0010] In drawing 6, six kinds of gamma correction properties are made selectable. Since the address is specified in a 8-bit input and the output of 10 bits is outputted as mentioned above, each table 2 thru/or 7 have $256 \times 10 = 2560$ bit capacity, as

shown in drawing 8 . Moreover, since the table for R, G, and B is required, the capacity of $2560 \times 6 \times 3 = 46K$ bits is required after all. Moreover, in preparing 16 kinds of tables in order to enable highly precise amendment for example, there is a fault that ROM with a comparatively big capacity of 122.9K bits is needed. As a clock for driving these ROMs, it is usually 70MHz at about 14MHz and a HDTV method with NTSC system. A high-speed thing must be used. It is necessary to use what was constituted by the bipolar transistor, and a degree of integration is comparatively small expensive as a high speed ROM which performs a real-time operation with such a high-speed clock. Moreover, when IC-izing including a circumference circuit not using general-purpose ROM, low cost-ization cannot be attained if capacity of ROM is not made small.

[0011]

[Problem(s) to be Solved by the Invention] Thus, in the conventional graphic display device mentioned above, in order to perform a proper gamma correction, the gamma correction table of some kinds of properties needed to be prepared, and there was a trouble that the capacity of ROM will become large and will become high cost.

[0012] This invention is made in view of this trouble, capacity of a gamma correction table is made reducible, without reducing gamma correction precision, and it aims at offering the graphic display device which can attain contraction and low-cost-izing of a circuit scale.

[0013]

[Means for Solving the Problem] The 1st gamma correction circuit which the graphic display device concerning this invention carries out the gamma correction of the input video signal, and outputs high order correction value, The 2nd gamma correction circuit which carries out the gamma correction of the input video signal in two or more properties, and outputs two or more low order correction value, An addition means to create the high order bit of a gamma correction value based on said high order correction value, and to create the lower bit of said gamma correction value based on said low order correction value, and a selection means to choose any one of said two or more low order correction value are provided.

[0014]

[Function] In this invention, the gamma correction of the input video signal is carried out, and it is given to an addition means by the 1st gamma correction circuit as high order correction value. An addition means creates the high order bit of a gamma correction value based on this high order correction value. Besides, a rough gamma correction is possible by the bit. A gamma correction is possible for the 2nd gamma correction circuit in two or more properties, and an addition means creates the lower bit of a gamma correction value based on the low order correction value from the 2nd gamma correction circuit. A highly precise gamma correction is possible by low order correction value. A gamma correction value serves as the sum of the rough correction value based on high order correction value, and the fine correction value based on low order correction value. When a selection means chooses any one of the low order correction value, a gamma correction value is amended within the limits of a lower bit.

[0015]

[Example] Hereafter, the example of this invention is explained with reference to a drawing. Drawing 1 is the block diagram showing one example of the graphic display device concerning this invention.

[0016] The television high frequency signal which carried out induction to the antenna 11 is supplied to the tuner circuit 12. The tuner circuit 12 tunes in a predetermined channel and gives the video signal of baseband to the video-processing circuit 14 through a switch 13. the video signal which a switch 13 chooses the input source based on user actuation, and was tuned in by the tuner circuit 12 -- or the external video signal inputted through a terminal 15 is chosen, and the video-processing circuit 14 is given.

[0017] Predetermined image processing is performed to the inputted video signal, it gets over to R, G and B of three shafts, and a signal, and the video-processing circuit 14 is outputted to A/D converter 16. A/D converter 16 samples to the timing of a sampling clock, changes R, G, and B signal into a 8-bit digital signal, and gives them to the gamma correction circuit 17.

[0018] Drawing 2 is the block diagram showing the concrete configuration of the gamma correction circuit 17 in drawing 1 . In addition, although drawing 2 shows one of three shafts, it is the circuitry same about biaxial [other].

[0019] The gamma correction circuit 17 is constituted by the gamma correction table 26 thru/or 31, the switch 32, and adder 33 of 25 or 6 gamma correction tables for lower bits for high order bits. The gamma correction table 25 for high order bits is the high order correction value a1 of 4 bits based on a predetermined gamma correction property for the inputted 8-bit video signal. Or a4 It changes and outputs to an adder 33. A 8-bit video signal is convertible for 16 steps of high order correction value with the output of 4 bits. On the other hand, the low order correction value based on each gamma correction property corresponding to the service temperature of a liquid crystal panel 21 is stored, respectively, the address is specified by the 8-bit video signal, and the gamma correction table 26 thru/or 31 are the low order correction value c1 of 7 bits. Or c7 It outputs. The gamma correction table 26 thru/or the output of 31 are supplied to a switch 32, and a switch 32 chooses one of the gamma correction table 26 thru/or 31 outputs based on the control signal from the gamma correction table selection circuitry 19 mentioned later, and outputs them to an adder 33.

[0020] Drawing 3 is the block diagram showing the concrete configuration of the adder 33 in drawing 2 .

[0021] An adder 33 is the 7-bit input c1 from a switch 32. Or c7 4-bit input a1 from the gamma correction table 25 Or a4 Amendment output b1 of 10 bits which carried out the gamma correction Or b10 is outputted. An adder 33 is c1 6 bits of low order in 10-bit output in 6 bits of low order of the 7-bit inputs from a switch 32. Or c6 It carries out and outputs as it is. The most significant bit c7 of the 7-bit inputs from a switch 32 An adder 35 is given. Moreover, each bit a1 of the 4-bit input from the gamma correction table 25 thru/or a4 It gives an adder 35 thru/or 38, respectively. an adder 35 -- the least significant bit a1 of the high order correction value from the gamma correction table 25 The most significant bit c7 of the gamma correction table 26 thru/or the low order correction value from either of 31 adding -- an addition result -- the 7th in 10-bit output -- bit b7 ***** -- it outputs. Moreover, an adder 35 outputs a carryout to an adder 36. an adder 36 -- the 2nd of high order correction value -- bit a2 the carryout from an adder 35 -- adding -- an addition result -- 8 bit b8 of a 10-bit output ***** -- while outputting, a carryout is outputted to an adder 37. an adder 37 -- the 3rd of high order correction value -- bit a3 the carryout from an adder 36 -- adding -- an addition result -- the 9th of a 10-bit output -- bit b9 ***** -- while outputting, a carryout is outputted to an adder 38. An adder 38 is the most significant bit a4 of high order correction value. The carryout from an adder 37 is added and an addition result is outputted as the most significant bit b10 of a 10-bit output.

[0022] In this way, high order correction value a1 of 4 bits Or a4 And the most significant bit c7 of low order correction value High order 4 bit b7 of a 10-bit output Or b10 is obtained. That is, high order correction value will be doubled 64 by carrying out six bit shifts. this 4-bit output -- the 1st of low order correction value thru/or the 6th -- bit c1 Or c6 It is added and the correction value of 10 bits is acquired.

[0023] The correction value of 10 bits from an adder 33 is given to D/A converter 18. D/A converter 18 changes a digital video signal into an analog video signal, and gives it to the drive circuit 20. The drive circuit 20 superimposes predetermined direct current voltage on the inputted video signal, performs bright adjustment, and after amplifying to the level suitable for the drive of a liquid crystal panel 21, it carries out an alternating current reversal process and it supplies it to a liquid crystal panel 21. The liquid crystal panel 21 has the pixel arranged in the shape of a matrix, and displays an image by driving with the video signal into which each pixel was inputted. In addition, an image high-definition by high contrast can be projected by using the active-matrix mold thing using active elements, such as TFT (thin film transistor), as a liquid crystal panel 21.

[0024] A temperature sensor 22 detects the temperature of a liquid crystal panel 21. The detecting signal from a temperature sensor 22 is given to the gamma correction table selection circuitry 19. The gamma correction table selection circuitry 19 makes the output of the gamma correction table on which a control signal is given to the switch 32 of the gamma correction circuit 17, and the low order correction value corresponding to the temperature of the detected liquid crystal panel 21 is stored choose based on a detecting signal.

[0025] Next, actuation of the example constituted in this way is explained with reference to drawing 4 and drawing 5 . Drawing 4 is an explanatory view for explaining actuation of the gamma correction circuit 17, and drawing 5 is an explanatory view for explaining the gamma correction table 25 thru/or the capacity of 31.

[0026] The gamma correction table 25 for the high order bits of the gamma correction circuit 17 carries out the gamma correction of the 8-bit video signal, and outputs the high order correction value of 4 bits to an adder 33. On the other hand, a 8-bit video signal is supplied also to the gamma correction table 26 thru/or 31, and each gamma correction table 26 thru/or 31 perform the gamma correction corresponding to the temperature of a liquid crystal panel 21, and it outputs it to a switch 32. The temperature of a liquid crystal panel 21 is detected by the temperature sensor 22. A temperature sensor 22 gives a detecting signal to the gamma correction table selection circuitry 19, and the gamma correction table selection circuitry 19 outputs a control signal to a switch 32 based on a detecting signal. Thereby, a switch 32 chooses the optimal gamma correction value corresponding to the service temperature of a liquid crystal panel 21, and outputs it to an adder 33 as low order correction value.

[0027] An adder 33 is the high order correction value a1 of 4 bits. Or a4 The most significant bit c7 of low order correction value It adds and is the aggregate value of 4 bits 4 bits of high orders of a 10-bit output b7 Or it outputs as b10. That is, as shown in the property A of drawing 4 , a 8-bit video signal is changed into 16 steps of correction value of 0 thru/or 896 with high order correction value. an adder 33 -- 4 bits of this high order -- the 1st of low order correction value thru/or the 6th -- bit c1 Or c6 In addition, a 10-bit output is obtained. That is, as shown in the property B of drawing 4 , a maximum of 128 correction value by 7 bits of low order is added to the property A depended 4 bits of high orders, and it has become 1024 steps of correction value on the whole. 7 bits of low order are given by the gamma correction table 26 thru/or 31, and the range surrounded by properties A and B serves as an amendment field of the gamma correction corresponding to the temperature of a liquid crystal panel 21. That is, a gamma correction is possible in the range surrounded by properties A and B by setting up the gamma correction table 26 thru/or 31 suitably.

[0028] In addition, in this example, the adjustable range of a gamma correction property is 12.5% (= 128/1024). On the other hand, fluctuation of the V-T property of a liquid crystal panel is comparatively small. Therefore, it can respond to temperature fluctuation of a liquid crystal panel 21 enough by amendment of adjustable within the limits of this example.

[0029] By the way, as shown in drawing 5 , since the output of the gamma correction table 25 is 4 bits to a 8-bit input, the capacity is $256 \times 4 = 1024$ bit. Moreover, since each capacity of the gamma correction table 26 thru/or 31 outputs the output of 7 bits to a 8-bit input, it is $256 \times 7 = 1792$ bit. Therefore, the full capacity of a gamma correction circuit is three shafts, and becomes $x(1792 \times 6 + 1024)3 = 35K$ bits. Moreover, when 16 gamma correction tables are prepared, 16 kinds of amendment properties are made selectable and fine amendment is enabled, a gamma correction circuit can be constituted using 89K-bit ROM. That is, it becomes possible conventionally to the capacity of 122.9K bits having been required for to reduce capacity 27.5%.

[0030] Thus, in this example, the high order correction value of 4 bits was made to output on the gamma correction table 25, the low order correction value of 7 bits was made to output by the gamma correction table 26 thru/or 31, and the gamma correction value of 10 bits has been acquired by adding high order correction value and low order correction value. Since a gamma correction table is divided into two and the output number of bits is reduced, the capacity of a gamma correction table is reduced as compared with the former. In addition, an adder 32 is good at 4 bit patterns, and its cost rises and increments in components mark by the adder 32 are few.

[0031] In addition, in each above-mentioned example, although the example which inputted 8 bits, inputted the output 10 bits, made high order correction value 4 bits, and made low order correction value 7 bits was explained, it is clear that the same effectiveness can be acquired with other numbers of bits. Moreover, not ROM but RAM may be used as a gamma correction table.

[0032]

[Effect of the Invention] As explained above, the capacity of a gamma correction table is decreased without reducing gamma correction precision according to this invention, and it has the effectiveness that contraction and low-cost-izing of a circuit scale can be attained.

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-6733

(43)公開日 平成6年(1994)1月14日

(51)Int.Cl.⁵

H04N 5/66

5/202

識別記号

102 B

庁内整理番号

9068-5C

FI

技術表示箇所

審査請求 未請求 請求項の数1(全7頁)

(21)出願番号 特願平4-162741

(22)出願日 平成4年(1992)6月22日

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72)発明者 坂本 務

神奈川県横浜市磯子区新杉田町8番地 株

式会社東芝映像メディア技術研究所内

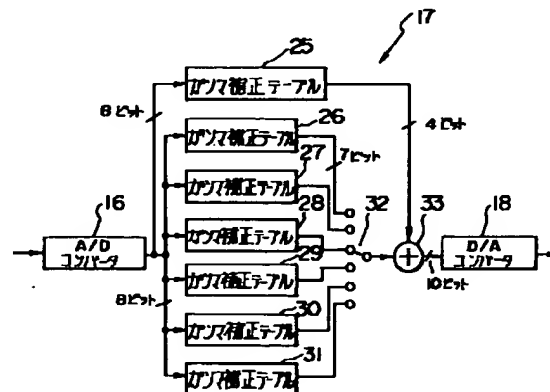
(74)代理人 弁理士 伊藤 進

(54)【発明の名称】 映像表示装置

(57)【要約】

【目的】ガンマ補正回路の容量を低減して低コスト化を図る。

【構成】ガンマ補正テーブル25は8ビット映像信号を4ビット上位補正值に変換して加算器33に与える。ガンマ補正テーブル26乃至31は8ビット映像信号を7ビット下位補正值に変換してスイッチ32を介して加算器33に与える。加算器33は上位補正值及び下位補正值の最上位ビットによって10ビット出力のうちの上位4ビットを構成し、下位補正值の第1乃至第6ビットによって10ビット出力の下位6ビットを構成する。液晶パネルの温度によってスイッチ32を制御して、ガンマ補正テーブル26乃至31のいずれか1つの出力を選択する。上位補正值と下位補正值とに分割することにより、各ビット数を低減してガンマ補正テーブルの容量を低減している。



【特許請求の範囲】

【請求項1】 入力映像信号をガンマ補正して上位補正値を出力する第1のガンマ補正回路と、
入力映像信号を複数の特性でガンマ補正して複数の下位補正値を出力する第2のガンマ補正回路と、
前記上位補正値に基づいてガンマ補正値の上位ビットを作成し前記下位補正値に基づいて前記ガンマ補正値の下位ビットを作成する加算手段と、
前記複数の下位補正値のうちのいずれか1つを選択する選択手段とを具備したことを特徴とする映像表示装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、映像表示装置に関し、特に、液晶ディスプレイ装置に好適の映像表示装置に関する。

【0002】

【従来の技術】テレビジョン受像機等に採用されるブラウン管は、ドライブ電圧とアノード電流との関係を示すドライブ特性が指数関数的に変化する。両者の対数をとると、ドライブ特性は所定の傾斜（ガンマ）を有する直線によって示すことができる。現在、テレビジョン放送においては、このようなブラウン管のリニアではない輝度特性（ガンマ特性）を、送信側のテレビカメラシステムによって補正するようになっている。しかし、現在のテレビジョン放送においては、受信側の表示装置として液晶パネルを用いることは考慮していない。液晶パネルは、ブラウン管とは異なる電圧-輝度特性（以下、V-T特性という）を有している。従って、液晶テレビジョン受像機では、このV-T特性を補正すると共に、送信側のテレビカメラシステムによるガンマ特性の補正を逆補正する（以下、両補正を併せてガンマ補正という）必要がある。

【0003】図6はこのような液晶パネルを用いた従来の映像表示装置に採用されるガンマ補正回路を示すブロック図である。

【0004】ガンマ補正回路1はROMで構成された6個のガンマ補正テーブル2乃至7によって構成されている。A/Dコンバータ8は入力されたビデオ信号を例えば8ビットのデジタル信号に変換して各ガンマ補正テーブル2乃至7のアドレスとしてガンマ補正回路1に与える。ガンマ補正テーブル2乃至7は図示しない液晶パネルの各温度に適したガンマ補正値を格納しており、8ビットの映像信号によってアドレスが指定されて10ビットの補正出力をスイッチ9を介して出力する。D/Aコンバータ10はスイッチ9からのデジタル映像信号をアナログ映像信号に変換して出力する。D/Aコンバータ10の出力は適宜レベルシフトされた後増幅され、極性反転されて液晶パネルに与えられる。このように、液晶パネルには、液晶パネルのV-T特性に対する補正及び送信側の補正に対する逆補正が行われた映像信号が与え

られて、輝度の良好な再現性を得ている。

【0005】ところで、一般にツイストネマティック液晶は印加電圧に対する透過率の特性（V-T特性）が使用温度によって著しく変化してしまう。液晶パネルは自発光型ディスプレイではないので、高輝度化するために通常蛍光灯等のバックライトによって背面から光を入射し透過光量を増大させている。また、液晶パネルの表示を直接見るのではなく、投写型のライトバルブとして用いる場合には、放電管等を用いて数十万乃至数百万ルクスの強力な光線を入射している。従って、これらの光によって液晶パネルの温度は著しく上昇し、空冷又は液冷等によって温度上昇を抑制しても、温度変化は比較的大きい。

【0006】図7は横軸に印加電圧をとり縦軸に液晶の透過率をとって各温度毎の液晶パネルのV-T特性を示すグラフである。図中、特性Aは液晶パネルの温度が比較的高い場合の特性を示し、特性Bは特性Aよりも温度が低く、特性Cは特性Bよりも温度が低い場合の特性を示している。

【0007】液晶は、一般に温度が上昇すると液晶分子が動きやすくなるので、図7の特性Aに示すように、動作電圧特性は低電圧側にシフトし、逆に温度が下降すると、高い印加電圧を必要とする。しかも、特性曲線は使用温度に応じて単にシフトするだけでなく、図7に示すように、特性カーブ自体も変化する。従って、温度に応じて液晶の動作点を変化させただけでは、良好なガンマ補正を得ることはできず、図9に示すようなそれぞれの温度における特性カーブに適した補正カーブを必要とする。

【0008】そこで、最適なガンマ補正を行うために、図6の回路では、複数のガンマ補正テーブル2乃至7を用意して、液晶パネルの温度に合わせて補正特性を切換えるようになっている。すなわち、液晶パネルの温度を温度センサによって検出し、検出結果に基づいて図6のスイッチ9を制御していずれか1つのガンマ補正テーブルを選択する。上述したように、ガンマ補正テーブル2乃至7は液晶パネルの各温度に適したガンマ補正値を格納しており、スイッチ9を温度検出結果によって制御することにより、使用温度に応じた最適なガンマ補正出力が出力される。こうして、液晶パネル特有の電圧透過率特性が適正に補正され、CRTと同様の2.2乗特性が得られて、自然な階調表現で表示が行われる。

【0009】図8はガンマ補正テーブルの容量を説明するための説明図である。

【0010】図6では6種類のガンマ補正特性を選択可能としている。上述したように、8ビット入力でアドレスを指定し、10ビットの出力を出力するので、各テーブル2乃至7は、図8に示すように、 $2^5 \times 10 = 2560$ ビットの容量を有する。また、R、G、B用のテーブルが必要であるので、結局、 $2560 \times 6 \times 3 = 4$

6 Kビットの容量が必要である。また、高精度の補正を可能にするために、例えば16種類のテーブルを用意する場合には、122.9 Kビットの比較的大きな容量のROMが必要となるという欠点がある。これらのROMを駆動するためのクロックとしては、NTSC方式では通常約14 MHz、HDTV方式では通常70 MHzの高速のものをを用いなければならない。このような高速クロックでリアルタイム処理を行う高速ROMとしては、バイポーラトランジスタによって構成したものを用いる必要があり、集積度が比較的小さく高価である。また、汎用ROMを用いるのではなく、周辺回路を含めてIC化する場合には、ROMの容量を小さくしなければ低コスト化が図れない。

【0011】

【発明が解決しようとする課題】このように、上述した従来の映像表示装置においては、適正なガンマ補正を行うために、数種類の特性のガンマ補正テーブルを用意する必要があり、ROMの容量が大きくなって高コストとなってしまうという問題点があった。

【0012】本発明はかかる問題点に鑑みてなされたものであって、ガンマ補正精度を低下させることなくガンマ補正テーブルの容量を削減可能にして、回路規模の縮小及び低コスト化を図ることができる映像表示装置を提供することを目的とする。

【0013】

【課題を解決するための手段】本発明に係る映像表示装置は、入力映像信号をガンマ補正して上位補正值を出力する第1のガンマ補正回路と、入力映像信号を複数の特性でガンマ補正して複数の下位補正值を出力する第2のガンマ補正回路と、前記上位補正值に基づいてガンマ補正值の上位ビットを作成し前記下位補正值に基づいて前記ガンマ補正值の下位ビットを作成する加算手段と、前記複数の下位補正值のうちのいずれか1つを選択する選択手段とを具備したものである。

【0014】

【作用】本発明においては、第1のガンマ補正回路によって入力映像信号はガンマ補正され、上位補正值として加算手段に与えられる。加算手段はこの上位補正值に基づいてガンマ補正值の上位ビットを作成する。この上位ビットによって大まかなガンマ補正が可能である。第2のガンマ補正回路は複数の特性でガンマ補正可能であり、第2のガンマ補正回路からの下位補正值に基づいて加算手段はガンマ補正值の下位ビットを作成する。下位補正值によって高精度のガンマ補正が可能である。ガンマ補正值は、上位補正值に基づく大まかな補正值と下位補正值に基づく細かい補正值との和となる。選択手段が下位補正值のいずれか1つを選択することにより、下位ビットの範囲内でガンマ補正值は補正される。

【0015】

【実施例】以下、図面を参照して本発明の実施例につい

て説明する。図1は本発明に係る映像表示装置の一実施例を示すブロック図である。

【0016】アンテナ11に誘起したテレビジョン高周波信号はチューナ回路12に供給される。チューナ回路12は所定のチャンネルを選局してベースバンドのビデオ信号をスイッチ13を介してビデオ処理回路14に与える。スイッチ13はユーザー操作に基づいて入力ソースを選択するものであり、チューナ回路12によって選局したビデオ信号か又は端子15を介して入力される外部ビデオ信号を選択してビデオ処理回路14に与える。

【0017】ビデオ処理回路14は入力されたビデオ信号に対して所定の映像処理を行って3軸のR、G、B、信号に復調してA/Dコンバータ16に出力する。A/Dコンバータ16はサンプリングクロックのタイミングでサンプリングを行って、R、G、B信号を例えば8ビットのディジタル信号に変換してガンマ補正回路17に与える。

【0018】図2は図1中のガンマ補正回路17の具体的な構成を示すブロック図である。なお、図2では3軸のうちの1軸についてのみ示しているが、他の2軸についても同様の回路構成である。

【0019】ガンマ補正回路17は上位ビット用のガンマ補正テーブル25、6個の下位ビット用のガンマ補正テーブル26乃至31、スイッチ32及び加算器33によって構成されている。上位ビット用のガンマ補正テーブル25は入力された8ビットの映像信号を所定のガンマ補正特性に基づく4ビットの上位補正值a1乃至a4に変換して加算器33に出力する。4ビットの出力によって、8ビットの映像信号は16段階の上位補正值に変換可能である。一方、ガンマ補正テーブル26乃至31は、夫々液晶パネル21の使用温度に対応した各ガンマ補正特性に基づく下位補正值を格納しており、8ビットの映像信号によってアドレスが指定されて、7ビットの下位補正值c1乃至c7を出力する。ガンマ補正テーブル26乃至31の出力はスイッチ32に供給され、スイッチ32は後述するガンマ補正テーブル選択回路19からの制御信号に基づいてガンマ補正テーブル26乃至31のうちの1つの出力を選択して加算器33に出力する。

【0020】図3は図2中の加算器33の具体的な構成を示すブロック図である。

【0021】加算器33はスイッチ32からの7ビット入力c1乃至c7とガンマ補正テーブル25からの4ビット入力a1乃至a4とによってガンマ補正した10ビットの補正出力b1乃至b10を出力する。加算器33はスイッチ32からの7ビット入力のうちの下位6ビットを出力10ビットのうちの下位6ビットc1乃至c6としてそのまま出力する。スイッチ32からの7ビット入力のうちの最上位ビットc7は加算器35に与える。また、ガンマ補正テーブル25からの4ビット入力の各ビットa1乃至a4は夫々加算器35乃至38に与える。加算器35はガンマ補正テーブル25からの上位補正值のうちの最下位ビットa1

とガンマ補正テーブル26乃至31のいずれかからの下位補正値のうちの最上位ビットc7とを加算して加算結果を出力10ビットのうちの第7ビット目b7として出力する。また、加算器35はキャリーアウトを加算器36に出力する。加算器36は上位補正値の第2ビット目a2と加算器35からのキャリーアウトとを加算して加算結果を10ビット出力の8ビット目b8として出力すると共に、キャリーアウトを加算器37に出力する。加算器37は上位補正値の第3ビット目a3と加算器36からのキャリーアウトとを加算して加算結果を10ビット出力の第9ビット目b9として出力すると共に、キャリーアウトを加算器38に出力する。加算器38は上位補正値の最上位ビットa4と加算器37からのキャリーアウトとを加算して加算結果を10ビット出力の最上位ビットb10として出力するようになっている。

【0022】こうして、4ビットの上位補正値a1乃至a4及び下位補正値の最上位ビットc7によって10ビット出力の上位4ビットb7乃至b10が得られる。すなわち、上位補正値は6ビットシフトされることによって64倍されることになる。この4ビット出力に下位補正値の第1乃至第6ビットc1乃至c6が加算されて10ビットの補正値が得られる。

【0023】加算器33からの10ビットの補正値はD/Aコンバータ18に与えられる。D/Aコンバータ18はデジタル映像信号をアナログ映像信号に変換してドライブレ回路20に与える。ドライブレ回路20は入力された映像信号に所定の直流電圧を重ねてブライト調整を行い、液晶パネル21の駆動に適したレベルまで増幅した後、交流反転処理して液晶パネル21に供給する。液晶パネル21はマトリクス状に配列された画素を有しており、各画素を20入力された映像信号によって駆動することによって映像を表示する。なお、液晶パネル21としてTFT（薄膜トランジスタ）等の能動素子を用いたアクティブマトリクス型ものを用いることにより高コントラストで高画質の映像を映出することができる。

【0024】温度センサ22は液晶パネル21の温度を検出する。温度センサ22からの検出信号はガンマ補正テーブル選択回路19に与えられる。ガンマ補正テーブル選択回路19は、検出信号に基づいて、ガンマ補正回路17のスイッチ32に制御信号を与えて、検出された液晶パネル21の温度に対応した下位補正値が格納されているガンマ補正テーブルの出力を選択させるようになっている。

【0025】次に、このように構成された実施例の動作について図4及び図5を参照して説明する。図4はガンマ補正回路17の動作を説明するための説明図であり、図5はガンマ補正テーブル25乃至31の容量を説明するための説明図である。

【0026】ガンマ補正回路17の上位ビット用のガンマ補正テーブル25は8ビット映像信号をガンマ補正して4ビットの上位補正値を加算器33に出力する。一方、8ビ

ット映像信号はガンマ補正テーブル26乃至31にも供給され、各ガンマ補正テーブル26乃至31は液晶パネル21の温度に対応したガンマ補正を行ってスイッチ32に出力する。液晶パネル21の温度は温度センサ22によって検出されている。温度センサ22は検出信号をガンマ補正テーブル選択回路19に与え、ガンマ補正テーブル選択回路19は検出信号に基づいてスイッチ32に制御信号を出力する。これにより、スイッチ32は液晶パネル21の使用温度に対応した最適なガンマ補正値を選択して加算器33に下位補正値として出力する。

【0027】加算器33は4ビットの上位補正値a1乃至a4と下位補正値の最上位ビットc7とを加算して4ビットの加算値を10ビット出力の上位4ビットb7乃至b10として出力する。すなわち、図4の特性Aに示すように、上位補正値によって8ビットの映像信号は0乃至896の16段階の補正値に変換される。加算器33はこの上位4ビットに下位補正値の第1乃至第6ビットc1乃至c6を加えて10ビット出力を得る。すなわち、図4の特性Bに示すように、上位4ビットによる特性Aに、下位7ビットによる最大128の補正値が加算されて、全体で1024段階の補正値となっている。下位7ビットはガンマ補正テーブル26乃至31によって与えられるものであり、特性A、Bによって囲まれた範囲が液晶パネル21の温度に対応するガンマ補正の補正領域となる。つまり、ガンマ補正テーブル26乃至31を適宜設定することにより、特性A、Bによって囲まれた範囲でガンマ補正が可能である。

【0028】なお、本実施例ではガンマ補正特性の可変範囲は12.5%（ $=128/1024$ ）である。これに対し、液晶パネルのV-T特性の変動は比較的小さい。従って、本実施例の可変範囲内の補正によって液晶パネル21の温度変動に十分対応可能である。

【0029】ところで、図5に示すように、ガンマ補正テーブル25は、8ビット入力に対して出力が4ビットであるので、その容量は $256 \times 4 = 1024$ ビットである。また、ガンマ補正テーブル26乃至31の各容量は、8ビット入力に対して7ビットの出力を出力するので、 $256 \times 7 = 1792$ ビットである。従って、ガンマ補正回路の全容量は3軸で、 $(1792 \times 6 + 1024) \times 3 = 35K$ ビットとなる。また、16個のガンマ補正テーブルを用意し16種類の補正特性を選択可能にして細かい補正を可能にした場合には、ガンマ補正回路を89KビットのROMを用いて構成することができる。すなわち、従来、122.9Kビットの容量が必要であったのに対し、容量を27.5%削減することが可能となる。

【0030】このように、本実施例においては、ガンマ補正テーブル25によって4ビットの上位補正値を出力させ、ガンマ補正テーブル26乃至31によって7ビットの下位補正値を出力させ、上位補正値及び下位補正値を加算

10

20

30

40

50

することによって10ビットのガンマ補正値を得ている。ガンマ補正テーブルを2つに分割して出力ビット数を低減しているため、ガンマ補正テーブルの容量は従来に比して低減される。なお、加算器32は4ビット構成でよく、加算器32によるコストアップ及び部品点数増加はわずかである。

【0031】なお、上記各実施例においては、入力を8ビット、出力を10ビットとし、上位補正値を4ビット、下位補正値を7ビットとした例を説明したが、他のビット数でも同様の効果を得られることは明らかである。また、ガンマ補正テーブルとしてROMでなくRAMを用いてもよい。

【0032】

【発明の効果】以上説明したように本発明によれば、ガンマ補正精度を低下させることなくガンマ補正テーブルの容量を減少させて、回路規模の縮小及び低コスト化を図ることができるという効果を有する。

【図面の簡単な説明】

【図1】本発明に係る映像表示装置の一実施例を示すブロック図。

【図2】図1中のガンマ補正回路17の具体的な構成を示すブロック図。

【図3】図2中の加算器33の具体的な構成を示すブロック図。

【図4】実施例の動作を説明するための説明図

【図5】実施例の動作を説明するための説明図

【図6】従来の映像表示装置に採用されているガンマ補正回路を示すブロック図。

【図7】液晶パネルのV-T特性を示すグラフ。

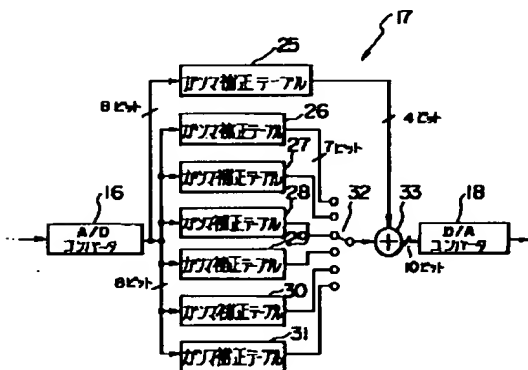
【図8】従来例におけるガンマ補正テーブルの容量を説明するための説明図。

【図9】温度に対応したガンマ補正カーブを示すグラフ。

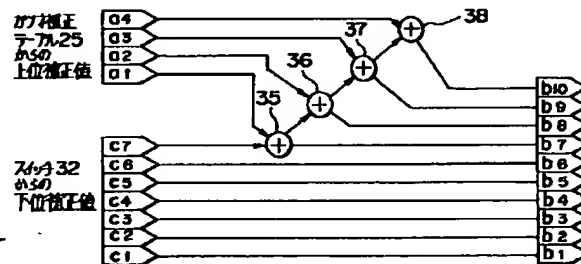
【符号の説明】

17…ガンマ補正回路、19…ガンマ補正テーブル選択回路、21…液晶パネル、22…温度センサ

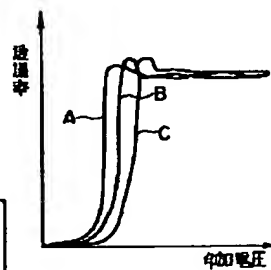
【図2】



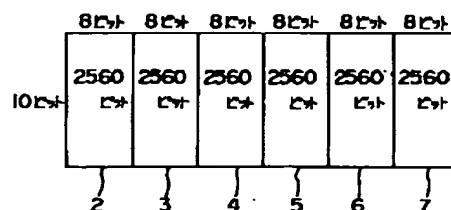
【図3】



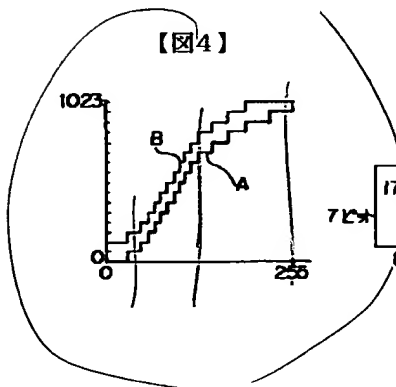
【図7】



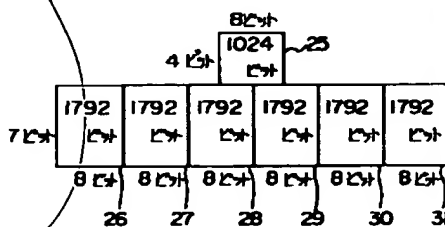
【図8】



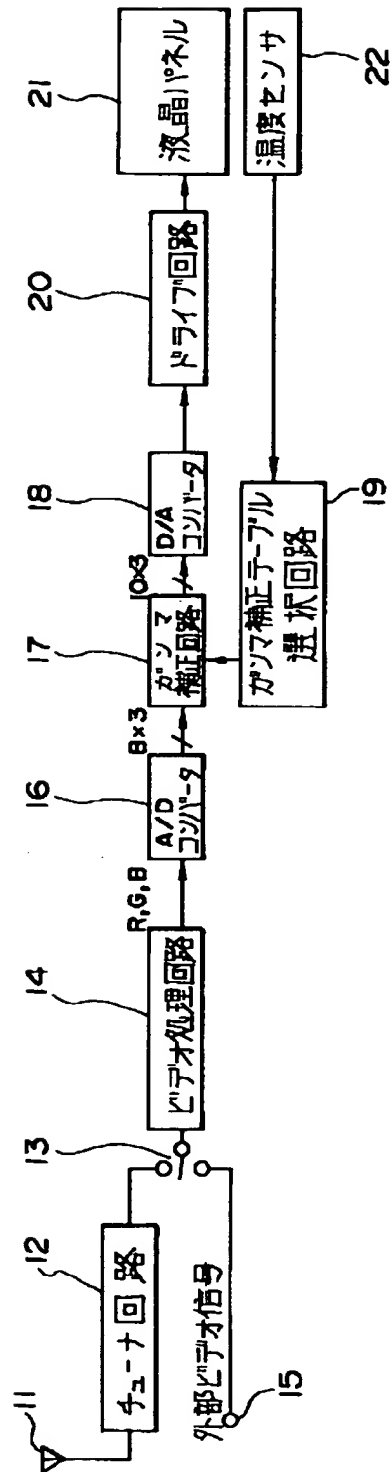
【図4】



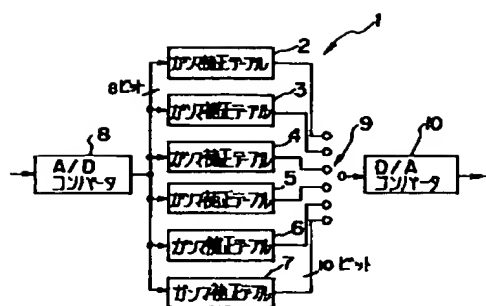
【図5】



【図1】



【図6】



【図9】

